

**ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN**  
**KIẾN TRÚC MÁY TÍNH & QUẢN LÝ HỆ THỐNG MÁY TÍNH**  
Ngành đào tạo: Công nghệ thông tin  
Chuyên ngành: An toàn thông tin  
Bậc đào tạo: Đại học

(Ban hành kèm theo Quyết định số: 640/QĐ-ĐHTB ngày 14/2/2019)

**1. Tên học phần:** Kiến trúc máy tính và quản lý hệ thống máy tính

**2. Số tín chỉ:** 3 (2,1)

**3. Trình độ:** Cho sinh viên năm thứ hai

**4. Phân bổ thời gian:**

- **Lên lớp:**

Lý thuyết: 30 tiết (4 tiết lên lớp/tuần, 1 tiết = 50 phút)

Thực hành: 30 tiết

- **Tự học:**  $(30 \times 2 + 15 \times 1) = 75$  giờ

**5. Điều kiện tiên quyết:** Học sau học phần Tin học cơ sở 1.

**6. Mục tiêu của học phần**

**6.1. Kiến thức:** Trang bị cho sinh viên các kiến thức cơ bản về kiến trúc máy tính và quản lý hệ thống máy tính, giúp sinh viên có đầy đủ kiến thức về kiến trúc bộ vi xử lý và tổ chức của máy tính PC, giúp cho sinh viên đánh giá được khả năng và chất lượng của các dòng họ máy tính, trên cơ sở đó khai thác và sử dụng hiệu quả các loại máy tính hiện hành, chọn lựa các thiết bị để lắp ráp một máy tính hoàn chỉnh.

**6.2. Kỹ năng:** Biết cách phân biệt các thiết bị của máy tính, các loại máy vi tính... biết cách tháo lắp cài đặt máy tính.

**6.3. Về năng lực tự chủ và tự chịu trách nhiệm:**

- Có thái độ nghiêm túc trong học tập;

- Có đạo đức, lương tâm nghề nghiệp, có trách nhiệm với công việc, dám làm, dám chịu trách nhiệm.

- Có ý thức tổ chức kỷ luật, chủ động trong quá trình học tập.

## 7. Mô tả các nội dung học phần

Học phần: "Kiến trúc máy tính và quản lý hệ thống máy tính" trang bị kiến thức cơ bản về nguyên lý hoạt động và tổ chức các máy tính số, vấn đề đánh giá hiệu suất, tập lệnh, tính toán số học, đường đi của dữ liệu và tín hiệu điều khiển, hệ thống bộ nhớ, giao tiếp với ngoại vi, lắp ráp một máy tính cá nhân, cài đặt và bảo trì hệ thống.

## 8. Nhiệm vụ của sinh viên

- Dự lớp: Sinh viên phải tham gia tối thiểu 80% số tiết học trên lớp.
- Có đầy đủ điểm thường xuyên, điểm đánh giá nhận thức, làm bài tập ở nhà theo yêu cầu của giảng viên.
- Có đủ 3 bài kiểm tra định kỳ.
- Tham gia dự kỳ thi kết thúc học phần.
- Nghiên cứu tài liệu trước khi lên lớp.

## 9. Tài liệu học tập

### - Giáo trình chính:

- [1]. Giáo trình *Kiến trúc máy tính và quản lý hệ thống máy tính*,  
Khoa CNTT- trường Đại học Thái Bình.

### - Tài liệu khác:

- [2]. Nguyễn Đình Việt, *Kiến trúc máy tính*, Nhà xuất bản Đại học quốc gia Hà Nội, 2007.  
[3]. TS. Vũ Đức Lung, Giáo trình *Kiến trúc máy tính*, Trường Đại học Công nghệ thông tin, Đại học quốc gia Thành phố Hồ Chí Minh, 2011.  
[4]. Vũ Chân Hưng, Giáo trình *Kiến trúc máy tính*, NXB Giao thông vận tải, Hà Nội 2002.  
[5]. Nguyễn Duy Anh Tuấn, *Giáo trình lắp ráp và cài đặt máy tính*, Nhà xuất bản KHKT.  
[6]. Nguyễn Tường, *Giáo trình bảo trì máy tính và cài đặt phần mềm*, Nhà xuất bản Thống kê.

## 10. Tiêu chuẩn đánh giá sinh viên

### 10.1. Tiêu chí đánh giá:

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm thường xuyên, đánh giá nhận thức, thái độ thảo luận, chuyên cần, làm bài tập ở nhà.	- Số tiết dự học/Tổng số tiết: 10%. - Số bài tập đã làm/Tổng số bài tập được giao: 10%.	20%	
2	Điểm kiểm tra định kỳ 3 điểm kiểm tra viết 50'	- 2 bài kiểm tra viết 1 tiết trên lớp, 1 bài kiểm tra thực hành.	30%	
3	Thi kết thúc học phần	- Thi viết (90')	50%	

## 10.2. Cách tính điểm:

- Sinh viên không tham gia đủ 80% số tiết học trên lớp không được thi lần đầu.
- Điểm thành phần để điểm lẻ đến hai chữ số thập phân.
- Điểm kết thúc học phần để điểm lẻ đến một chữ số thập phân.

## 11. Thang điểm: 10

## 12. Nội dung chi tiết học phần

Chương	Nội dung	LT	TH
1	<b>CHƯƠNG I. NHỮNG KIẾN THỨC CƠ SỞ</b> 1. Một số phân tử Logic cơ bản 2. Một số khái niệm cơ sở 2.1. Mạch logic tổ hợp (Combinational Circuit) 2.2. Mạch tuần tự (Sequential Circuit) 2.3. Máy hữu hạn (Finite State Machine) 2.4. Thanh ghi (Register) 2.5. Mạch cộng hai số liệu nhị phân (Binary Adder)	2	0
2	<b>CHƯƠNG II. GIỚI THIỆU CHUNG</b> 1. Máy tính và kiến trúc máy tính 1.1. Mở đầu 1.2. Chức năng của máy tính 1.3. Kiến trúc máy tính và cấu trúc máy tính 1.4. Kiến trúc máy tính Von Neumann 2. Tổng quan về kiến trúc máy tính 2.1. Liên kết các khối chức năng 2.1.1. Bộ xử lý trung tâm (CPU) và bộ nhớ 2.1.2. CPU, bộ nhớ và thiết bị vào/ra 2.1.3. CPU, bộ nhớ, thiết bị vào ra và khả năng truy cập trực tiếp bộ nhớ 2.1.4. CPU, bộ nhớ, thiết bị vào ra và khả năng sử dụng ngắt 2.1.5. Khối xung nhịp (Clock) và khối điều khiển (Control) 2.2. Kiến trúc máy tính nhìn từ góc độ cấu trúc cơ bản 3. Biểu diễn thông tin trong máy tính 3.1. Mã hoá các thông tin không số 3.2. Hệ đếm thập phân 3.3. Hệ đếm nhị phân 4. Chuyển đổi giữa các hệ đếm 4.1. Chuyển đổi hệ thập phân sang hệ nhị phân 4.1.1. Chuyển đổi phần nguyên 4.1.2. Chuyển đổi phần thập phân 4.2. Chuyển đổi hệ nhị phân sang các hệ Hexa, Octal 5. Các phép tính với số nhị phân 5.1. Phép cộng 5.2. Phép trừ 5.3. Phép nhân 5.4. Phép chia 6. Biểu diễn dữ liệu số trong máy tính 6.1. Biểu diễn số và số âm 6.2. Biểu diễn số dấu phẩy động (Floating Point Number) 6.2.1. Dạng đơn giản 6.2.2. Dạng chính xác gấp đôi	6	0

Chương	Nội dung	LT	TH
3	<p><b>CHƯƠNG III. KIẾN TRÚC TRUNG TÂM XỬ LÝ (CPU)</b></p> <ol style="list-style-type: none"> <li>1. Kiến trúc CPU               <ol style="list-style-type: none"> <li>1.1. Chức năng và kiến trúc của CPU</li> <li>1.2. Kiến trúc ALU</li> </ol> </li> <li>2. Phát triển kiến trúc CPU               <ol style="list-style-type: none"> <li>2.1. Khái quát</li> <li>2.2. Tổ chức thanh ghi trong CPU họ x86</li> </ol> </li> <li>3. Kiến trúc CU – Control Unit               <ol style="list-style-type: none"> <li>3.1. Khái quát</li> <li>3.3. Chức năng của CU</li> <li>3.4. Kiến trúc CU</li> </ol> </li> <li>4. Vài nét về Kiến trúc CPU Pentium của Intel               <ol style="list-style-type: none"> <li>4.1. Vai trò của chipset trong máy tính</li> <li>4.2. Vấn đề xung nhịp (Clock)</li> <li>4.3. Kỹ thuật đường ống (Pipeline) và xử lý song song mức lệnh</li> <li>4.4. Về kiến trúc RISC, CISC</li> </ol> </li> </ol>	4	0
4	<p><b>CHƯƠNG IV. CHƯƠNG TRÌNH VÀ THỰC HIỆN CHƯƠNG TRÌNH</b></p> <ol style="list-style-type: none"> <li>1. Tổng quan về lập chương trình cho máy tính</li> <li>2. Lệnh và thực thi lệnh               <ol style="list-style-type: none"> <li>2.1. Kiến trúc của lệnh</li> <li>2.1. Tập lệnh cơ bản của máy tính</li> </ol> </li> <li>3. Kiến trúc thanh ghi của CPU               <ol style="list-style-type: none"> <li>3.1. Các bước thực thi một chương trình</li> <li>3.2. Thực thi lệnh và thực hiện chương trình</li> <li>3.3. Chu kỳ đọc lệnh</li> <li>3.4. Thanh ghi đệm dữ liệu (MBR) và thanh ghi địa chỉ bộ nhớ (MAR)</li> <li>3.5. Thực hiện lệnh</li> <li>3.6. Bộ giải mã lệnh (ID)</li> <li>3.7. Giải mã lệnh</li> <li>3.8. Nhập toán hạng, xử lý và lưu dữ liệu</li> </ol> </li> <li>4. Ngắt và cơ chế ngắt (Interrupt)               <ol style="list-style-type: none"> <li>4.1. Phân loại ngắt</li> <li>4.2. Bảng véctơ ngắt</li> <li>4.3. Cơ chế gọi chương trình con</li> </ol> </li> <li>5. Lệnh hai địa chỉ               <ol style="list-style-type: none"> <li>5.1. Các chế độ thực hiện lệnh hai địa chỉ</li> <li>5.2. Kiến trúc RISC và CISC</li> <li>5.3. Kiến trúc xử lý song song</li> </ol> </li> <li>6. Các phương pháp đánh địa chỉ ô nhớ               <ol style="list-style-type: none"> <li>6.1. Quản lý bộ nhớ</li> <li>6.2. Quản lý bộ nhớ, các mode địa chỉ trong CPU 8086</li> <li>6.3. Biểu diễn lệnh và dữ liệu</li> <li>6.4. Yêu cầu đối với các phương pháp đánh địa chỉ trong lệnh</li> <li>6.5. Phương pháp đánh địa chỉ trực tiếp</li> <li>6.6. Phương pháp đánh địa chỉ tức thời</li> <li>6.7. Phương pháp đánh địa chỉ tương đối</li> <li>6.8. Phương pháp đánh địa chỉ gián tiếp</li> <li>6.9. Mã hóa các phương pháp đánh địa chỉ</li> </ol> </li> </ol>	4	0

Chương	Nội dung	LT	TH
5	<p><b>CHƯƠNG V. LIÊN KẾT CÁC THÀNH PHẦN CHỨC NĂNG - BUS</b></p> <p>1. Khái niệm BUS trong máy tính</p> <p>2. Bus hệ thống</p> <p>2.1. Bus địa chỉ</p> <p>2.2. Bus dữ liệu</p> <p>2.3. Định thời hoạt động Ghi/Đọc trong giao tiếp CPU với bộ nhớ</p> <p>2.3. Giao tiếp CPU với thiết bị ngoại vi</p> <p>2.4. Bus điều khiển</p> <p>2.5. Truy nhập trực tiếp bộ nhớ và ngắt</p> <p>3. Hoạt động của bus</p> <p>3.1. Hoạt động của bus</p> <p>3.2. Kết nối các thiết bị lên bus</p> <p>3.3. Phân cấp bus</p> <p>3.4. Các đặc trưng thiết kế bus</p> <p>3.4.1. Kiểu bus</p> <p>3.4.2. Điều khiển</p> <p>3.4.3. Chu kỳ bus</p>	4	0
6	<p><b>CHƯƠNG VI. KIẾN TRÚC BỘ NHỚ</b></p> <p>1. Bộ nhớ trong của máy tính</p> <p>1.1. Phần tử nhớ, vi mạch nhớ, từ nhớ và dung lượng bộ nhớ</p> <p>1.2. Xây dựng bộ nhớ với các chip SRAM</p> <p>1.2.1. Tổ chức bộ nhớ với DRAM</p> <p>1.2.2. Phân loại các chip nhớ ROM, RAM</p> <p>1.2.3. Tổ chức bộ nhớ vật lý</p> <p>2. Vấn đề quản lý bộ nhớ</p> <p>2.1. Chiến lược phân trang (Paging)</p> <p>2.2. Chế độ bảo vệ (Protected Mode) và quản lý bộ nhớ trong chế độ bảo vệ</p> <p>2.2.1. Các mức đặc quyền và luật về quyền truy nhập</p> <p>2.2.2. Quản lý bộ nhớ theo phân đoạn trong chế độ bảo vệ</p> <p>2.3. Cơ chế hoạt động đa nhiệm</p> <p>2.4. Tổ chức bộ nhớ cache</p> <p>2.5. Trường hợp gặp lệnh rẽ nhánh</p> <p>2.6. Các phương thức đánh địa chỉ cache</p> <p>2.7. Cache liên hợp và cache ánh xạ trực tiếp</p> <p>3. Bộ nhớ ngoài của máy tính</p> <p>3.1. Đĩa từ</p> <p>3.2. Đĩa quang</p> <p>3.3. Bộ nhớ Flash</p>	4	0
7	<p><b>CHƯƠNG VII. THIẾT BỊ NGOẠI VI CỦA MÁY TÍNH</b></p> <p>1. Bàn phím Hex Keyboard</p> <p>2. Ghép nối bàn phím với máy tính</p> <p>2.1. Hệ thống bàn phím của máy vi tính</p> <p>2.2. Quá trình truyền dữ liệu từ bàn phím cho CPU</p> <p>3. Mạch điều khiển và lập trình chỉ thị 7-segments</p> <p>4. Màn hình (Monitor)</p> <p>4.1. Màn hình ống tia âm cực CRT (Cathode Ray Tube)</p> <p>4.2. Ghép nối màn hình với máy tính</p> <p>4.3. Bộ điều khiển màn hình CRT</p>	2	0

<b>Chương</b>	<b>Nội dung</b>	<b>LT</b>	<b>TH</b>
8	<b>CHƯƠNG VIII. BO MẠCH CHỦ</b> 1.1. Tổng quan về bo mạch chủ 1.2. Các kiểu mainboard chính 1.3. Các chuẩn mainboard 1.4. Các thành phần trên mainboard 1.5. Giới thiệu công nghệ tích hợp 1.6. Chuẩn đoán và xử lý sự cố mainboard	2	0
9	<b>CHƯƠNG IX. LẮP RÁP MỘT MÁY TÍNH CÁ NHÂN</b> 1.1. Lựa chọn cấu hình máy 1.2. Chuẩn bị cho việc lắp ráp 1.3. Kỹ thuật lắp ráp máy tính 1.4. Bảo trì phần cứng 1.5. Cấu hình CMOS Setup Utility	1	16
10	<b>CHƯƠNG X. CÀI ĐẶT VÀ BẢO TRÌ HỆ THỐNG</b> 1.1. Lựa chọn hệ điều hành 1.2. Phân vùng và định dạng đĩa cứng 1.3. Cài đặt hệ điều hành 1.4. Cài đặt trình điều khiển 1.5. Cài đặt các phần mềm thông dụng 1.6. Sao lưu và phục hồi hệ điều hành 1.7. Một số tiện ích thông dụng 1.8. Cài đặt nhiều hệ điều hành trên cùng một máy tính	1	12

### 13. Hình thức và nội dung từng tuần:

HTTCDH	Nội dung	Thời gian (tiết)	Yêu cầu SV chuẩn bị và địa chỉ tài liệu	Ghi chú
<b>Nội dung 1: (Tuần 1)</b>				
Lý thuyết	<p><b>CHƯƠNG I. NHỮNG KIẾN THỨC CƠ SỞ</b></p> <ol style="list-style-type: none"> <li>1. Một số phân tử Logic cơ bản</li> <li>2. Một số khái niệm cơ sở</li> <li>2.1. Mạch logic tổ hợp (Combinational Circuit)</li> <li>2.2. Mạch tuần tự (Sequencial Circuit)</li> <li>2.3. Máy hữu hạn (Finite State Machine)</li> <li>2.4. Thanh ghi (Register)</li> <li>2.5. Mạch cộng hai số liệu nhị phân (Binary Adder)</li> </ol> <p><b>CHƯƠNG II. GIỚI THIỆU CHUNG</b></p> <ol style="list-style-type: none"> <li>1. Máy tính và kiến trúc máy tính</li> <li>1.1. Mở đầu</li> <li>1.2. Chức năng của máy tính</li> <li>1.3. Kiến trúc máy tính và cấu trúc máy tính</li> <li>1.4. Kiến trúc máy tính Von Neumann</li> <li>2. Tổng quan về kiến trúc máy tính</li> <li>2.1. Liên kết các khối chức năng</li> <li>2.1.1. Bộ xử lý trung tâm (CPU) và bộ nhớ</li> <li>2.1.2. CPU, bộ nhớ và thiết bị vào/ra</li> <li>2.1.3. CPU, bộ nhớ, thiết bị vào ra và khả năng truy cập trực tiếp bộ nhớ</li> <li>2.1.4. CPU, bộ nhớ, thiết bị vào ra và khả năng sử dụng ngắt</li> <li>2.1.5. Khối xung nhịp (Clock) và khối điều khiển (Control)</li> <li>2.2. Kiến trúc máy tính nhìn từ góc độ cấu trúc cơ bản</li> </ol>	4	<p>- Chuẩn bị tài liệu giáo trình môn học</p> <p>- Nghiên cứu và đọc giáo trình từ trang 1 đến trang 11</p> <p>- Nghiên cứu và đọc giáo trình từ trang 12 đến trang 26</p>	
<b>Nội dung 2: (Tuần 2)</b>				
Lý thuyết	<ol style="list-style-type: none"> <li>3. Biểu diễn thông tin trong máy tính</li> <li>3.1. Mã hoá các thông tin không số</li> <li>3.2. Hệ đếm thập phân</li> <li>3.3. Hệ đếm nhị phân</li> <li>4. Chuyển đổi giữa các hệ đếm</li> <li>4.1. Chuyển đổi hệ thập phân sang hệ nhị phân</li> <li>4.1.1. Chuyển đổi phần nguyên</li> <li>4.1.2. Chuyển đổi phần thập phân</li> <li>4.2. Chuyển đổi hệ nhị phân sang các hệ Hexa, Octal</li> <li>5. Các phép tính với số nhị phân</li> <li>5.1. Phép cộng</li> <li>5.2. Phép trừ</li> </ol>	4	<p>- Chuẩn bị tài liệu giáo trình môn học</p> <p>- Nghiên cứu và đọc giáo trình từ trang 27 đến trang 36</p>	

HTTCDH	Nội dung	Thời gian (tiết)	Yêu cầu SV chuẩn bị và địa chỉ tư liệu	Ghi chú
	5.3. Phép nhân 5.4. Phép chia 6. Biểu diễn dữ liệu số trong máy tính 6.1. Biểu diễn số và số âm 6.2. Biểu diễn số dấu phẩy động (Floating Point Number) 6.2.1. Dạng đơn giản 6.2.2. Dạng chính xác gấp đôi			
<b>Nội dung 3: (Tuần 3)</b>				
<b>Lý thuyết</b>	<b>CHƯƠNG III. KIẾN TRÚC TRUNG TÂM XỬ LÝ (CPU)</b> 1. Kiến trúc CPU 1.1. Chức năng và kiến trúc của CPU 1.2. Kiến trúc ALU 2. Phát triển kiến trúc CPU 2.1. Khái quát 2.2. Tổ chức thanh ghi trong CPU họ x86 3. Kiến trúc CU – Control Unit 3.1. Khái quát 3.3. Chức năng của CU 3.4. Kiến trúc CU 4. Vài nét về Kiến trúc CPU Pentium của Intel 4.1. Vai trò của chipset trong máy tính 4.2. Vấn đề xung nhịp (Clock) 4.3. Kỹ thuật đường ống (Pipeline) và xử lý song song mức lệnh 4.4. Về kiến trúc RISC, CISC	<b>4</b>	- Chuẩn bị tài liệu giáo trình môn học - Nghiên cứu và đọc giáo trình từ trang 37 đến trang 69	
<b>Nội dung 4: (Tuần 4)</b>				
<b>Lý thuyết</b>	<b>CHƯƠNG IV. CHƯƠNG TRÌNH VÀ THỰC HIỆN CHƯƠNG TRÌNH</b> 1. Tổng quan về lập chương trình cho máy tính 2. Lệnh và thực thi lệnh 2.1. Kiến trúc của lệnh 2.2. Tập lệnh cơ bản của máy tính 3. Kiến trúc thanh ghi của CPU 3.1. Các bước thực thi một chương trình 3.2. Thực thi lệnh và thực hiện chương trình 3.3. Chu kỳ đọc lệnh 3.4. Thanh ghi đệm dữ liệu (MBR) và thanh ghi địa chỉ bộ nhớ (MAR) 3.5. Thực hiện lệnh 3.6. Bộ giải mã lệnh (ID) 3.7. Giải mã lệnh 3.8. Nhập toán hạng, xử lý và lưu dữ liệu 4. Ngắt và cơ chế ngắt (Interrupt) 4.1. Phân loại ngắt	<b>3</b>	- Chuẩn bị tài liệu giáo trình môn học - Nghiên cứu và đọc giáo trình từ trang 70 đến trang 103	



HTTCDH	Nội dung	Thời gian (tiết)	Yêu cầu SV chuẩn bị và địa chỉ tư liệu	Ghi chú
	4.2. Bảng véc tơ ngắt 4.3. Cơ chế gọi chương trình con 5. Lệnh hai địa chỉ 5.1. Các chế độ thực hiện lệnh hai địa chỉ 5.2. Kiến trúc RISC và CISC 5.3. Kiến trúc xử lý song song 6. Các phương pháp đánh địa chỉ ô nhớ 6.1. Quản lý bộ nhớ 6.2. Quản lý bộ nhớ, các mode địa chỉ trong CPU 8086 6.3. Biểu diễn lệnh và dữ liệu 6.4. Yêu cầu đối với các phương pháp đánh địa chỉ trong lệnh 6.5. Phương pháp đánh địa chỉ trực tiếp 6.6. Phương pháp đánh địa chỉ tức thời 6.7. Phương pháp đánh địa chỉ tương đối 6.8. Phương pháp đánh địa chỉ gián tiếp 6.9. Mã hóa các phương pháp đánh địa chỉ			
Kiểm tra – Đánh giá	Kiểm tra 1 tiết	1	Bài kiểm tra lý thuyết	
<b>Nội dung 5: (Tuần 5)</b>				
Lý thuyết	<b>CHƯƠNG V. LIÊN KẾT CÁC THÀNH PHẦN CHỨC NĂNG - BUS</b> 1. Khái niệm BUS trong máy tính 2. Bus hệ thống 2.1. Bus địa chỉ 2.2. Bus dữ liệu 2.3. Định thời hoạt động Ghi/Đọc trong giao tiếp CPU với bộ nhớ 2.3. Giao tiếp CPU với thiết bị ngoại vi 2.4. Bus điều khiển 2.5. Truy nhập trực tiếp bộ nhớ và ngắt 3. Hoạt động của bus 3.1. Hoạt động của bus 3.2. Kết nối các thiết bị lên bus 3.3. Phân cấp bus 3.4. Các đặc trưng thiết kế bus 3.4.1. Kiểu bus 3.4.2. Điều khiển 3.4.3. Chu kỳ bus	4	- Chuẩn bị tài liệu giáo trình môn học - Nghiên cứu và đọc giáo trình từ trang 104 đến trang 118	
<b>Nội dung 6: (Tuần 6)</b>				
Lý thuyết	<b>CHƯƠNG VI. KIẾN TRÚC BỘ NHỚ</b> 1. Bộ nhớ trong của máy tính 1.1. Phần tử nhớ, vi mạch nhớ, từ nhớ và dung lượng bộ nhớ	4	- Chuẩn bị tài liệu giáo trình môn học	

HTTCDDH	Nội dung	Thời gian (tiết)	Yêu cầu SV chuẩn bị và địa chỉ tư liệu	Ghi chú
	1.2. Xây dựng bộ nhớ với các chip SRAM 1.2.1. Tổ chức bộ nhớ với DRAM 1.2.2. Phân loại các chip nhớ ROM, RAM 1.2.3. Tổ chức bộ nhớ vật lý 2. Vấn đề quản lý bộ nhớ 2.1. Chiến lược phân trang (Paging) 2.2. Chế độ bảo vệ (Protected Mode) và quản lý bộ nhớ trong chế độ bảo vệ 2.2.1. Các mức đặc quyền và luật về quyền truy nhập 2.2.2. Quản lý bộ nhớ theo phân đoạn trong chế độ bảo vệ 2.3. Cơ chế hoạt động đa nhiệm 2.4. Tổ chức bộ nhớ cache 2.5. Trường hợp gặp lệnh rẽ nhánh 2.6. Các phương thức đánh địa chỉ cache 2.7. Cache liên hợp và cache ánh xạ trực tiếp 3. Bộ nhớ ngoài của máy tính 3.1. Đĩa từ 3.2. Đĩa quang 3.3. Bộ nhớ Flash		- Nghiên cứu và đọc giáo trình từ trang 119 đến trang 156	
<b>Nội dung 7: (Tuần 7)</b>				
Lý thuyết	<b>CHƯƠNG VII. THIẾT BỊ NGOẠI VI CỦA MÁY TÍNH</b> 1. Bàn phím Hex Keyboard 2. Ghép nối bàn phím với máy tính 2.1. Hệ thống bàn phím của máy vi tính 2.2. Quá trình truyền dữ liệu từ bàn phím cho CPU 3. Mạch điều khiển và lập trình chỉ thị 7-segments 4. Màn hình (Monitor) 4.1. Màn hình ống tia âm cực CRT (Cathode Ray Tube) 4.2. Ghép nối màn hình với máy tính 4.3. Bộ điều khiển màn hình CRT <b>CHƯƠNG VIII. BO MẠCH CHỦ</b> 1.1. Tổng quan về bo mạch chủ 1.2. Các kiểu mainboard chính 1.3. Các chuẩn mainboard 1.4. Các thành phần trên mainboard 1.5. Giới thiệu công nghệ tích hợp 1.6. Chuẩn đoán và xử lý sự cố mainboard	3	- Chuẩn bị tài liệu giáo trình môn học - Nghiên cứu và đọc giáo trình từ trang 157 đến trang 183	
Kiểm tra – Đánh giá	Kiểm tra 1 tiết	1	Bài kiểm tra lý thuyết	

HTTC DH	Nội dung	Thời gian (tiết)	Yêu cầu SV chuẩn bị và địa chỉ tư liệu	Ghi chú
<b>Nội dung 8: (Tuần 8)</b>				
<b>Lý thuyết</b>	<p><b>CHƯƠNG IX. LẮP RÁP MỘT MÁY TÍNH CÁ NHÂN</b></p> <p>1.1. Lựa chọn cấu hình máy</p> <p>1.2. Chuẩn bị cho việc lắp ráp</p> <p>1.3. Kỹ thuật lắp ráp máy tính</p> <p>1.4. Bảo trì phần cứng</p> <p>1.5. Cấu hình CMOS Setup Utility</p> <p><b>CHƯƠNG X. CÀI ĐẶT VÀ BẢO TRÌ HỆ THỐNG</b></p> <p>1.1. Lựa chọn hệ điều hành</p> <p>1.2. Phân vùng và định dạng đĩa cứng</p> <p>1.3. Cài đặt hệ điều hành</p> <p>1.4. Cài đặt trình điều khiển</p> <p>1.5. Cài đặt các phần mềm thông dụng</p> <p>1.6. Sao lưu và phục hồi hệ điều hành</p> <p>1.7. Một số tiện ích thông dụng</p> <p>1.8. Cài đặt nhiều hệ điều hành trên cùng một máy tính</p>	<b>2</b>	<p>- Chuẩn bị tài liệu giáo trình môn học</p> <p>- Nghiên cứu và đọc giáo trình từ trang 184 đến trang 229</p>	
<b>Thực hành</b>	Thực hành chương IX	<b>2</b>	<i>Chuẩn bị bài tập, thiết bị thực hành</i>	
<b>Nội dung 9: (Tuần 9)</b>				
<b>Thực hành</b>	Thực hành chương IX	<b>4</b>	<i>Chuẩn bị bài tập, thiết bị thực hành</i>	
<b>Nội dung 10: (Tuần 10)</b>				
<b>Thực hành</b>	Thực hành chương IX	<b>4</b>	<i>Chuẩn bị bài tập, thiết bị thực hành</i>	
<b>Nội dung 11: (Tuần 11)</b>				
<b>Thực hành</b>	Thực hành chương IX	<b>4</b>	<i>Chuẩn bị bài tập, thiết bị thực hành</i>	

<b>HTTCDH</b>	<b>Nội dung</b>	<b>Thời gian (tiết)</b>	<b>Yêu cầu SV chuẩn bị và địa chỉ tư liệu</b>	<b>Ghi chú</b>
<b>Nội dung 12: (Tuần 12)</b>				
<b>Thực hành</b>	Thực hành chương IX, chương X	<b>4</b>	<i>Chuẩn bị bài tập thực hành</i>	
<b>Nội dung 13: (Tuần 13)</b>				
<b>Thực hành</b>	Thực hành chương X	<b>4</b>	<i>Chuẩn bị bài tập thực hành</i>	
<b>Nội dung 14: (Tuần 14)</b>				
<b>Thực hành</b>	Thực hành chương X	<b>4</b>	<i>Chuẩn bị bài tập thực hành</i>	
<b>Nội dung 15: (Tuần 15)</b>				
<b>Thực hành</b>	Thực hành chương X Kiểm tra thực hành	<b>TH: 2</b> <b>KT: 2</b>	<i>Chuẩn bị bài tập thực hành</i>	

**TRƯỞNG KHOA**  
(Đã ký)

**TRƯỞNG BỘ MÔN**  
(Đã ký)